



## (12)发明专利申请

(10)申请公布号 CN 111028766 A

(43)申请公布日 2020.04.17

(21)申请号 201910795374.X

(22)申请日 2019.08.27

(30)优先权数据

10-2018-0119300 2018.10.05 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道龙仁市

(72)发明人 林栽瑾 金正奎

(74)专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 田野 韩芳

(51)Int.Cl.

G09G 3/32(2016.01)

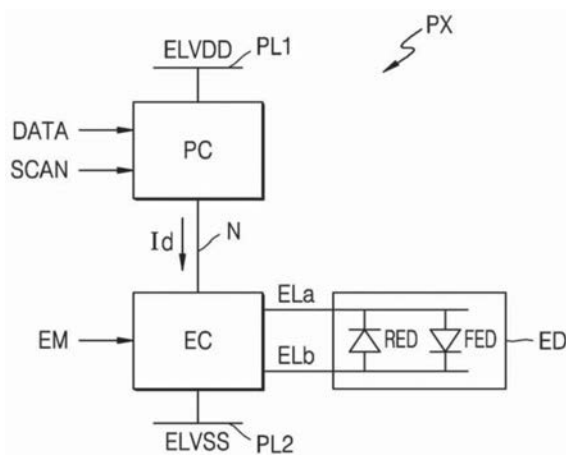
权利要求书3页 说明书13页 附图12页

(54)发明名称

像素和显示装置

(57)摘要

公开了像素和显示装置。所述显示装置的所述像素中的每个像素包括：发光部分，包括在第一电极与第二电极之间沿正向连接的第一发光器件以及在第一电极与所述第二电极之间沿反向连接的第二发光器件；像素电路，被配置为：与扫描信号同步地接收数据电压，基于数据电压生成驱动电流，并将驱动电流输出到第一节点；以及发光电路，被配置为：由控制信号控制，在第一发射时间段期间将驱动电流提供给第一发光器件，并且在第二发射时间段期间将驱动电流提供给第二发光器件。



1. 一种显示装置,包括:

显示单元,包括沿第一方向和第二方向设置的多个像素;

扫描驱动器,被配置为:通过多条扫描线将扫描信号发送到所述多个像素;

数据驱动器,被配置为:通过多条数据线将数据电压发送到所述多个像素;

控制驱动器,被配置为:通过控制线将控制信号发送到所述多个像素;以及

电压发生器,被配置为:分别通过第一电源线和第二电源线将第一驱动电压和第二驱动电压供应给所述多个像素,

其中,所述多个像素中的每个像素包括:

发光部分,包括在第一电极与第二电极之间沿正向连接的第一发光器件以及在所述第一电极与所述第二电极之间沿反向连接的第二发光器件;

像素电路,被配置为:与所述扫描信号之中的相应的扫描信号同步地接收所述数据电压之中的相应的数据电压,基于所述相应的数据电压生成驱动电流,并且将所述驱动电流输出到第一节点;以及

发光电路,被配置为:由所述控制信号控制,在第一发射时间段期间将所述驱动电流提供给所述第一发光器件,并且在第二发射时间段期间将所述驱动电流提供给所述第二发光器件。

2. 如权利要求1所述的显示装置,其中,所述第一发光器件和所述第二发光器件包括微发光二极管,

其中,所述第一发光器件中的每个具有连接到所述第一电极的阳极和连接到所述第二电极的阴极,并且

其中,所述第二发光器件中的每个具有连接到所述第二电极的阳极和连接到所述第一电极的阴极。

3. 如权利要求1所述的显示装置,其中,包括在所述多个像素中的每个像素中的所述第二发光器件的数量与所述第一发光器件的数量的比率不是恒定的。

4. 如权利要求1所述的显示装置,其中,所述多个像素中的每个像素在一个帧周期内在多个第一发射时间段与多个第二发射时间段之间交替发光。

5. 如权利要求1所述的显示装置,其中,所述发光电路包括:

第一晶体管,连接在所述第一节点与所述第一电极之间;

第二晶体管,连接在所述第一节点与所述第二电极之间;

第三晶体管,连接在所述第一电极与所述第二电源线之间;以及

第四晶体管,连接在所述第二电极与所述第二电源线之间。

6. 如权利要求5所述的显示装置,其中,所述第一晶体管和所述第四晶体管的导电类型与所述第二晶体管和所述第三晶体管的导电类型相反,

其中,所述第一晶体管至所述第四晶体管的栅电极共同连接到所述控制线。

7. 如权利要求6所述的显示装置,其中,所述控制驱动器还被配置为:

将具有第一逻辑电平的所述控制信号输出到所述控制线,使得在所述第一发射时间段期间,所述第一晶体管和所述第四晶体管导通且所述第二晶体管和所述第三晶体管截止,并且所述驱动电流流过所述第一发光器件,并且

将具有第二逻辑电平的所述控制信号输出到所述控制线,使得在所述第二发射时间段

期间,所述第二晶体管和所述第三晶体管导通且所述第一晶体管和所述第四晶体管截止,并且所述驱动电流流过所述第二发光器件。

8.如权利要求7所述的显示装置,其中,所述控制驱动器还被配置为:在一个帧周期期间多次交替地输出具有所述第一逻辑电平的所述控制信号以及具有所述第二逻辑电平的所述控制信号。

9.如权利要求5所述的显示装置,其中,所述控制线包括:第一控制线,用于将第一控制信号传输到所述多个像素,以及第二控制线,用于将第二控制信号传输到所述多个像素,

其中,所述第一晶体管和所述第四晶体管的栅电极共同连接到所述第一控制线,所述第二晶体管和所述第三晶体管的栅电极共同连接到所述第二控制线。

10.如权利要求9所述的显示装置,其中,所述控制驱动器还被配置为:

在所述第一发射时间段期间,将具有导通电平的所述第一控制信号输出到所述第一控制线,并将具有截止电平的所述第二控制信号输出到所述第二控制线,并且

在所述第二发射时间段期间,将具有所述导通电平的所述第二控制信号输出到所述第二控制线,并将具有所述截止电平的所述第一控制信号输出到所述第一控制线。

11.如权利要求10所述的显示装置,其中,所述控制驱动器还被配置为:将具有第一占空比的所述导通电平的所述第一控制信号以及以具有第二占空比的所述导通电平的所述第二控制信号输出到所述多个像素中的每个像素的所述发光电路。

12.如权利要求11所述的显示装置,其中,通过所述控制驱动器来调节所述第一控制信号的所述第一占空比以及所述第二控制信号的所述第二占空比,以控制所述显示单元的亮度。

13.一种像素,所述像素连接到用于接收扫描信号的扫描线、用于接收数据电压的数据线、用于接收控制信号的控制线、用于接收第一驱动电压的第一电源线、以及用于接收第二驱动电压的第二电源线,所述像素包括:

发光部分,包括在第一电极与第二电极之间沿正向连接的第一发光器件以及在所述第一电极与所述第二电极之间沿反向连接的第二发光器件;

像素电路,被配置为:与所述扫描信号同步地接收所述数据电压,基于所述数据电压从自所述第一电源线供应的所述第一驱动电压生成驱动电流,并将所述驱动电流输出到第一节点;以及

发光电路,被配置为:由所述控制信号控制,在第一发射时间段期间将所述驱动电流提供给所述第一发光器件,并且在第二发射时间段期间将所述驱动电流提供给所述第二发光器件,所述发光电路连接到所述第一电极和所述第二电极、所述第一节点、所述第二电源线以及所述控制线。

14.如权利要求13所述的像素,其中,所述发光电路包括:

第一晶体管,连接在所述第一节点与所述第一电极之间;

第二晶体管,连接在所述第一节点与所述第二电极之间;

第三晶体管,连接在所述第一电极与所述第二电源线之间;以及

第四晶体管,连接在所述第二电极与所述第二电源线之间。

15.如权利要求14所述的像素,其中,所述第一晶体管至所述第四晶体管的栅电极共同连接到所述控制线,

其中,所述第一晶体管和所述第四晶体管是第一导电类型的晶体管,所述第二晶体管和所述第三晶体管是与所述第一导电类型不同的第二导电类型的晶体管。

16.如权利要求14所述的像素,其中,在所述第一发射时间段期间,响应于所述控制信号具有第一逻辑电平,所述第一晶体管和所述第四晶体管导通且所述第二晶体管和所述第三晶体管截止,使得所述驱动电流流过所述第一发光器件,并且

在所述第二发射时间段期间,响应于所述控制信号具有第二逻辑电平,所述第二晶体管和所述第三晶体管导通且所述第一晶体管和所述第四晶体管截止,使得所述驱动电流流过所述第二发光器件。

17.如权利要求14所述的像素,其中,所述控制线包括:第一控制线,用于将第一控制信号提供给所述像素;以及第二控制线,用于将第二控制信号提供给所述像素,

其中,所述第一晶体管和所述第四晶体管的栅电极共同连接到所述第一控制线,所述第二晶体管和所述第三晶体管的栅电极共同连接到所述第二控制线。

18.如权利要求17所述的像素,其中,在所述第一发射时间段期间,响应于所述第一控制信号具有导通电平,所述第一晶体管和所述第四晶体管导通,并且响应于所述第二控制信号具有截止电平,所述第二晶体管和所述第三晶体管截止,因此所述驱动电流流过所述第一发光器件,并且

在所述第二发射时间段期间,响应于所述第二控制信号具有导通电平,所述第二晶体管和所述第三晶体管导通,并且响应于所述第一控制信号具有截止电平,所述第一晶体管和所述第四晶体管截止,因此所述驱动电流流过所述第二发光器件。

19.如权利要求13所述的像素,其中,所述像素电路包括:

驱动晶体管,连接在所述第一电源线与所述第一节点之间,所述驱动晶体管根据所述数据电压生成所述驱动电流;

第一开关晶体管,连接在所述数据线与所述驱动晶体管的栅电极之间,所述第一开关晶体管由所述扫描信号控制;以及

存储电容器,连接到所述驱动晶体管的所述栅电极,所述存储电容器存储所述数据电压达一个帧周期。

20.如权利要求19所述的像素,其中,所述像素电路还包括:第二开关晶体管,连接在用于承载参考电压的第三电源线与所述第一节点之间,并且

其中,所述存储电容器连接在所述驱动晶体管的所述栅电极与所述第一节点之间。

## 像素和显示装置

[0001] 本申请要求于2018年10月5日提交到韩国知识产权局的第10-2018-0119300号韩国专利申请的权益和优先权,所述韩国专利申请的公开通过引用全部包含于此。

### 技术领域

[0002] 本公开的一个或更多个实施例涉及一种像素和显示装置,更具体地讲,涉及均包括微发光二极管(LED)的像素和显示装置。

### 背景技术

[0003] 诸如发光二极管(LED)的发光器件具有高光转换效率、非常低的能耗和半永久寿命,并且对环境友好。为了在照明装置或显示装置中使用LED,需要将LED连接在可以向LED供电的一对电极之间。LED可以以例如通过在一对电极上直接生长LED以及单独地生长LED然后将LED设置在电极上的各种形式和方法连接到电极。在后一种情况下,在LED是纳米尺寸或微米尺寸的LED的情况下,难以将LED设置在电极上。此外,由于LED具有极性,因此难以根据极性将LED设置在电极之间。

### 发明内容

[0004] 本公开的一个或更多个实施例包括一种显示装置,所述显示装置即使在独立制造的微发光二极管(LED)沿正向设置在一对电极之间的比率不均匀的情况下也能够像素单元中发出具有均匀亮度的光。

[0005] 一个或更多个实施例包括能够从沿反向设置在一对电极之间的微LED以及沿正向设置在一对电极之间的微LED发光的像素。

[0006] 本公开的另外的方面将在下面的描述中部分地阐述,并且部分通过该描述将是清楚的,或者可以通过在此公开的示例性实施例的实践来获知。

[0007] 根据一个或更多个实施例,一种显示装置,包括:显示单元,包括沿第一方向和第二方向设置的多个像素;扫描驱动器,被配置为通过多条扫描线将扫描信号发送到所述多个像素;数据驱动器,被配置为通过多条数据线将数据电压发送到所述多个像素;控制驱动器,被配置为通过控制线将控制信号发送到所述多个像素;以及电压发生器,被配置为分别通过第一电源线和第二电源线将第一驱动电压和第二驱动电压供应给所述多个像素。

[0008] 所述多个像素中的每个像素包括:发光部分,包括在第一电极与第二电极之间沿正向连接的第一发光器件以及在第一电极与第二电极之间沿反向连接的第二发光器件;像素电路,被配置为:与扫描信号之中的相应的扫描信号同步地接收数据电压之中的相应的数据电压,基于相应的数据电压生成驱动电流,并且将驱动电流输出到第一节点;以及发光电路,被配置为:由所述控制信号控制,在第一发射时间段期间将驱动电流提供给第一发光器件,并且在第二发射时间段期间将驱动电流提供给第二发光器件。

[0009] 根据一个或更多个实施例,像素连接到用于接收扫描信号的扫描线、用于接收数据电压的数据线、用于接收控制信号的控制线、用于接收第一驱动电压的第一电源线以及

用于接收第二驱动电压的第二电源线。所述像素包括：发光部分，包括在第一电极与第二电极之间沿正向连接的第一发光器件以及在第一电极与第二电极之间沿反向连接的第二发光器件；像素电路，被配置为：与扫描信号同步地接收所述数据电压，基于数据电压从自第一电源线供应的第一驱动电压生成驱动电流，并将驱动电流输出到第一节点；以及发光电路，被配置为：由所述控制信号控制，在第一发射时间段期间将驱动电流提供给第一发光器件，并且在第二发射时间段期间将驱动电流提供给第二发光器件，发光电路连接到第一电极和第二电极、第一节点、第二电源线以及控制线。

[0010] 通过参照附图、权利要求和下面的示例性实施例的具体实施方式，可以更容易地理解除了前述描述之外的方面、特征和优点。

## 附图说明

[0011] 通过下面结合附图对实施例进行的描述，这些和/或其他方面将变得清楚和更易于理解，其中：

[0012] 图1是根据实施例的显示装置的框图；

[0013] 图2是根据实施例的像素的框图；

[0014] 图3是根据实施例的发光部分的示意性平面图；

[0015] 图4A至图4D是根据各种实施例的发光器件的视图；

[0016] 图5A是根据实施例的发光电路的电路图，图5B是图5A的发光电路的驱动时序图；

[0017] 图6A是根据另一实施例的发光电路的电路图，图6B是图6A的发光电路的驱动时序图；

[0018] 图7A是根据实施例的像素电路的电路图；

[0019] 图7B是根据另一实施例的像素电路的电路图；

[0020] 图7C是根据又一实施例的像素电路的电路图；

[0021] 图8A是根据实施例的像素的电路图，图8B是图8A的像素的时序图；并且

[0022] 图9示出了根据各种实施例的具有不同的取向度的像素的感知亮度的曲线图。

## 具体实施方式

[0023] 由于本公开允许各种改变和许多实施例，所以示例性实施例将在附图中示出并在书面描述中详细描述。通过参照下面结合附图详细描述的内容，本公开的效果和特征以及实现它们的方法将是清楚的。然而，本公开不限于以下示例性实施例，并且可以以各种形式实现。

[0024] 在下文中，将参照附图更充分地描述本公开。为了清楚地描述本公开，可以省略与描述无关的部分，并且相同的附图标记可以用于相同或相应的元件，并且当参照附图进行描述时，可以省略其重复描述。

[0025] 为了便于解释，可以夸大附图中的组件的大小。换句话说，由于为了便于解释而任意地示出附图中所示的组件的大小和厚度，因此，下面的实施例不限于此。

[0026] 将理解，当层、区域或组件被称为“连接”到另一层、区域或组件时，它可以“直接连接”到另一层、区域或组件或者可以“间接地连接”到所述另一层、区域或组件且其他层、区域或组件插置在它们之间。

[0027] 将理解,尽管在此可以使用术语“第一”、“第二”等来描述各种组件,但是这些组件不应受这些术语的限制。这些术语仅用于将一个组件与另一组件区分开来。如在此所使用的,除非上下文明确另有指示,否则单数形式也意图包括复数形式。将理解,当第一元件包括或具有第二元件时,除非另有特别描述,否则第一元件不排除另一元件,并且可以包括另一元件。

[0028] 本说明书中的术语“相应的”或“对应”可以表示在同一行和/或同一列中设置或连接。例如,将理解的是,当第一构件连接到多个第二构件之中的“相应的”第二构件时,第一构件连接到与第一构件设置在同一行和/或同一列中的第二构件。例如,将理解的是,在多个像素电路和多个发光器件(诸如,发光二极管(LED))分别沿行方向和列方向设置在基底上的情况下,当发光器件连接到相应的像素电路时,发光器件连接到多个像素电路之中的与发光器件设置在同一行和同一列中的像素电路。

[0029] 例如,在附图中,可以根据制造技术和/或公差预料到所示出的形状的变化。因此,下面的实施例不应被解释为限于本说明书中所示的区域的特定形状。换句话说,下面的实施例包括在制造工艺期间可能引起或预料到的形状的变化和改变。

[0030] 如在此所使用的,术语“和/或”包括相关所列项中的一个或更多的任何组合和所有组合。

[0031] 图1是根据实施例的显示装置100的框图。

[0032] 参照图1,显示装置100可以包括显示单元110、扫描驱动器120、数据驱动器130、控制驱动器140、时序控制器150和电压发生器160。

[0033] 显示单元110可以包括沿第一方向(例如,行方向)和第二方向(例如,列方向)设置的像素PX。为了便于理解,图1中仅示出一个像素PX。

[0034] 像素PX可以连接到扫描线SL1至SLn以及数据线DL1至DLm。扫描线SL1至SLn可以将扫描驱动器120输出的扫描信号S1至Sn分别传输到同一行中的像素PX,数据线DL1至DLm可以将数据驱动器130输出的数据电压D1至Dm分别传输到同一列中的像素PX。每个像素PX可以连接到扫描线SL1至SLn之中的位于同一行中的扫描线,并且可以连接到数据线DL1至DLm之中的位于同一列中的数据线。在此,连接到像素PX的扫描线和数据线分别称为扫描线SL和数据线DL,传输到像素PX的扫描信号和数据电压分别称为扫描信号SCAN和数据电压DATA。

[0035] 像素PX可以连接到控制线CL。控制线CL可以将控制驱动器140输出的控制信号EM传输到像素PX。

[0036] 控制线CL可以包括多条子控制线,并且子控制线连接到沿行方向和列方向设置的像素PX。根据实施例,子控制线可以沿与扫描线SL1至SLn平行的行方向延伸。扫描线SL1至SLn可以以不同的时序将扫描信号S1至Sn传输到像素PX,但是全部子控制线可以以相同的时序将控制信号EM传输到像素PX。全部彼此电连接的子控制线可以统称为控制线CL。

[0037] 根据另一实施例,如图6A中所示,控制线CL可以包括用于将第一控制信号EM1传输到像素PX的第一控制线CL1以及用于将第二控制信号EM2传输到像素PX的第二控制线CL2。

[0038] 像素PX可以连接到第一电源线PL1和第二电源线PL2。第一电源线PL1和第二电源线PL2可以将电压发生器160输出的第一驱动电压ELVDD和第二驱动电压ELVSS分别传输到像素PX。

[0039] 第一电源线PL1还可以包括连接到像素PX的多条第一子电源线。根据实施例,第一子电源线可以沿与数据线DL1至DL<sub>m</sub>平行的列方向延伸。全部彼此电连接的第一子电源线可以统称为第一电源线PL1。

[0040] 第二电源线PL2还可以包括连接到像素PX的多条第二子电源线。根据实施例,第二子电源线可以沿与数据线DL1至DL<sub>m</sub>平行的列方向延伸。全部彼此电连接的第二子电源线可以统称为第二电源线PL2。根据另一示例,第二电源线PL2可以以公共电极的形式连接到像素PX。

[0041] 像素PX可以包括发光部分、像素电路和发光电路。发光部分可以包括在第一电极与第二电极之间沿正向连接的第一发光器件以及在第一电极与第二电极之间沿反向连接的第二发光器件。像素电路可以与扫描信号SCAN同步地接收数据电压DATA,并且可以基于数据电压DATA生成驱动电流并将驱动电流输出到第一节点。发光电路可以由控制信号EM控制,并且可以在第一发射时间段期间将驱动电流提供给第一发光器件,并且在第二发射时间段期间将驱动电流提供给第二发光器件。由于第一发光器件在一个帧周期内的第一发射时间段期间发光并且第二发光器件在同一帧周期内的第二发射时间段期间发光,因此,无论第二发光器件的数量与第一发光器件的数量的比率如何,像素PX发出的光的亮度可以被感知为恒定的。像素PX可以对应于像素的能够显示全色的部分(例如,子像素)。下面参照图2更详细地描述像素PX。

[0042] 电压发生器160可以生成扫描驱动器120和控制驱动器140的操作所需的电压。例如,电压发生器160可以生成第一驱动电压ELVDD和第二驱动电压ELVSS。第一驱动电压ELVDD是通过第一电源线PL1施加到像素PX的电压,第二驱动电压ELVSS是通过第二电源线PL2施加到像素PX的电压。第二驱动电压ELVSS的电平可以小于第一驱动电压ELVDD的电平。

[0043] 电压发生器160还可以生成第一栅极电压VGH和第二栅极电压VGL来控制像素PX的开关晶体管。第一栅极电压VGH的电平可以大于第二栅极电压VGL的电平。

[0044] 在开关晶体管的导电类型是n型的情况下,当第一栅极电压VGH施加到开关晶体管的栅电极时,开关晶体管导通,并且当第二栅极电压VGL施加到开关晶体管的栅电极时,开关晶体管截止。在这种情况下,第一栅极电压VGH可以称为导通电压,第二栅极电压VGL可以称为截止电压。相反,在开关晶体管的导电类型是p型的情况下,当第一栅极电压VGH施加到开关晶体管的栅电极时,开关晶体管截止,当第二栅极电压VGL施加到开关晶体管的栅电极时,开关晶体管导通。在这种情况下,第一栅极电压VGH可以称为截止电压,第二栅极电压VGL可以称为导通电压。

[0045] 除了四个电压(即,ELVDD、ELVSS、VGH和VGL)之外,电压发生器160还可以生成其他电平的电压,并且可以将生成的电压提供给控制驱动器140。例如,电压发生器160可以生成伽马参考电压,并可以将伽马参考电压提供给数据驱动器130。

[0046] 时序控制器150可以通过控制扫描驱动器120、数据驱动器130和控制驱动器140的操作时序来控制显示单元110。显示单元110的像素PX可以每帧周期接收新的数据电压DATA,并且以与接收的数据电压DATA对应的亮度发光,从而显示与一个帧的图像数据RGB(在此也称为数字数据信号)对应的图像。根据实施例,一个帧周期是通过显示单元110的像素PX显示一个帧的图像的周期。每个像素PX可以每帧与扫描信号SCAN同步地接收数据电压DATA,并且在一个帧周期内发射与数据电压DATA对应的亮度的光。

[0047] 时序控制器150可以从外部接收垂直同步信号Vsync、水平同步信号Hsync、数据使能信号DE、时钟信号CLK和图像数据RGB。时序控制器150可以通过使用时序信号(诸如,垂直同步信号Vsync、水平同步信号Hsync、数据使能信号DE和时钟信号CLK)来控制扫描驱动器120、数据驱动器130和控制驱动器140的操作时序。时序控制器150可以通过对一个水平扫描周期的数据使能信号DE进行计数来确定帧周期,在这种情况下,可以省略从外部供应的垂直同步信号Vsync和水平同步信号Hsync。图像数据RGB可以包括像素PX的亮度信息。亮度可以具有表示灰度级的预定位数,例如,1024 ( $2^{10}$ )、256 ( $2^8$ ) 或64 ( $2^6$ ) 灰度级。

[0048] 时序控制器150可以生成控制信号,该控制信号包括用于控制扫描驱动器120的操作时序的第一栅极时序控制信号GDC1、用于控制数据驱动器130的操作时序的数据时序控制信号DDC以及用于控制控制驱动器140的操作时序的第二栅极时序控制信号GDC2。

[0049] 第一栅极时序控制信号GDC1可以包括但不限于,栅极起始脉冲(GSP)、栅极移位时钟(GSC)、栅极输出使能(GOE)信号等。GSP被供应给扫描驱动器120,以用于在扫描周期的开始时间生成第一扫描信号。GSC是输入到扫描驱动器120的时钟信号,并且是用于将GSP移位的时钟信号。GOE信号控制扫描驱动器120的输出。第二栅极时序控制信号GDC2被提供给控制驱动器140。

[0050] 数据时序控制信号DDC可以包括但不限于,源极起始脉冲(SSP)、源极采样时钟(SSC)、源极输出使能(SOE)信号等。SSP控制数据驱动器130的数据采样开始时间,并在扫描周期的开始时间被提供给数据驱动器130。SSC是用于基于上升沿或下降沿控制数据驱动器130中的数据的采样操作的时钟信号。SOE信号可以控制数据驱动器130的输出。可以根据数据传输方案省略供应给数据驱动器130的SSP。

[0051] 扫描驱动器120可以通过使用从电压发生器160提供的第一栅极电压VGH和第二栅极电压VGL,响应于从时序控制器150供应的第一栅极时序控制信号GDC1顺序地生成扫描信号S1至Sn。扫描驱动器120可以通过扫描线SL1至SLn将扫描信号S1至Sn提供给显示单元110的像素PX。

[0052] 数据驱动器130可以响应于从时序控制器150供应的数据时序控制信号DDC,对从时序控制器150供应的数字数据信号RGB进行采样和锁存,以将数字数据信号RGB转换为并行数据。当数据驱动器130将数字数据信号RGB转换为并行数据时,数据驱动器130可以将数字数据信号RGB转换为伽马参考电压并将伽马参考电压转换为模拟数据电压。数据驱动器130可以通过数据线DL1至DLm将数据电压D1至Dm提供给显示单元110的像素PX。像素PX可以响应于扫描信号SCAN接收数据电压DATA。

[0053] 控制驱动器140可以通过使用从电压发生器160提供的第一栅极电压VGH和第二栅极电压VGL,响应于从时序控制器150供应的第二栅极时序控制信号GDC2来驱动控制线CL。控制驱动器140可以响应于第二栅极时序控制信号GDC2,将第一栅极电压VGH和第二栅极电压VGL交替地输出到控制线CL。通过控制线CL传输的第一栅极电压VGH和第二栅极电压VGL可以分别是具有第一逻辑电平的控制信号EM和具有第二逻辑电平的控制信号EM。在一个帧周期期间,控制驱动器140可以将第一栅极电压VGH和第二栅极电压VGL多次交替地输出到控制线CL。例如,控制驱动器140可以在一个帧周期内按照第一栅极电压VGH、第二栅极电压VGL、第一栅极电压VGH和第二栅极电压VGL的顺序,将四个栅极电压顺序地输出到控制线CL。根据另一示例,控制驱动器140可以在一个帧周期内按照第一栅极电压VGH、第二栅极电

压VGL、第一栅极电压VGH、第二栅极电压VGL、第一栅极电压VGH、第二栅极电压VGL、第一栅极电压VGH和第二栅极电压VGL的顺序,将八个栅极电压顺序地输出到控制线CL。

[0054] 图2是根据实施例的像素PX的框图。

[0055] 参照图2,像素PX可以包括像素电路PC、发光电路EC和发光部分ED。像素PX可以连接到第一电源线PL1和第二电源线PL2,并接收第一驱动电压ELVDD和第二驱动电压ELVSS。此外,像素PX可以接收扫描信号SCAN、数据电压DATA和控制信号EM。

[0056] 发光部分ED可以包括在第一电极ELa与第二电极ELb之间沿正向连接的第一发光器件以及在第一电极ELa与第二电极ELb之间沿反向连接的第二发光器件。在图2中,在第一电极ELa与第二电极ELb之间沿正向连接的第一发光器件统称为第一发光器件FED,在第一电极ELa与第二电极ELb之间沿反向连接的第二发光器件统称为第二发光器件RED。

[0057] 像素电路PC可以连接在第一电源线PL1与第一节点N之间,并且可以接收扫描信号SCAN和数据电压DATA。像素电路PC可以与扫描信号SCAN同步地接收数据电压DATA,并且可以基于数据电压DATA生成驱动电流Id,并将驱动电流Id输出到第一节点N。驱动电流Id的大小可以根据数据电压DATA的电压电平来确定。

[0058] 发光电路EC可以连接在第一节点N与第二电源线PL2之间,并且可以接收控制信号EM。发光电路EC可以通过第一电极ELa和第二电极ELb连接到发光部分ED。发光电路EC可以由控制信号EM控制。发光电路EC可以在第一发射时间段期间将驱动电流Id提供给第一发光器件FED,并且在第二发射时间段期间将驱动电流Id提供给第二发光器件RED。第一发射时间段的时间长度和第二发射时间段的时间长度可以彼此相等。一个帧周期可以是第一发射时间段的时间长度或者第二发射时间段的时间长度的四倍或更多倍的偶数倍。在这种情况下,因为第一发射时间段的时间长度和第二发射时间段的时间长度短于一个帧周期的1/2,因此,闪烁现象不会出现在显示单元110中或者不会被观看者识别。

[0059] 图3是根据实施例的发光部分ED的示意性平面图。

[0060] 参照图3,发光部分ED可以包括在第一电极ELa与第二电极ELb之间沿正向连接的发光器件以及在第一电极ELa与第二电极ELb之间沿反向连接的发光器件。

[0061] 在第一电极ELa与第二电极ELb之间沿正向连接的发光器件称为第一发光器件nLED\_F,在第一电极ELa与第二电极ELb之间沿反向连接的发光器件称为第二发光器件nLED\_R。然而,第一发光器件nLED\_F和第二发光器件nLED\_R可以具有基本相同的结构和特性,并且可以统称为发光器件nLED。每个发光器件nLED可以是可以具有阳极和阴极并且当在阳极与阴极之间施加超过阈值电压的电压时可以发光的微发光二极管(LED)。在图3中,在每个发光器件nLED中示出了指示阴极的线st。

[0062] 在第一电极ELa与第二电极ELb之间沿正向连接的第一发光器件nLED\_F中,用线st指示的阴极连接到第二电极ELb,并且阳极连接到第一电极ELa。在第一电极ELa与第二电极ELb之间沿反向连接的第二发光器件nLED\_R中,用线st指示的阴极连接到第一电极ELa,并且阳极连接到第二电极ELb。

[0063] 图3示出了彼此不同的第一发光部分ED1和第二发光部分ED2。第一发光部分ED1和第二发光部分ED2可以构成同一显示装置100中的不同像素PX。例如,包括第一发光部分ED1的像素PX和包括第二发光部分ED2的像素PX可以彼此相邻地设置。

[0064] 在一个发光部分中的第一发光器件nLED\_F与所述发光部分中的全部发光器件

nLED的比率可以在第一发光部分ED1与第二发光部分ED2之间不同。例如,在第一发光部分ED1中,第一发光器件nLED\_F与全部发光器件nLED的比率为约80%,在第二发光部分ED2中,第一发光器件nLED\_F与全部发光器件nLED的比率为约70%。然而,理解的是,第一发光器件nLED\_F与全部发光器件nLED的这些比率仅是示例,在不脱离本公开的范围的情况下,包括在显示装置100中的每个像素PX可以具有不同的比率。因为每个像素PX中的发光器件nLED在一个帧周期期间的第一发射时间段内或第二发射时间段内发光而与它们的极性无关,所以即使该比率因为显示装置100中的像素PX而变化,显示装置100的亮度也可以保持均匀。

[0065] 可以通过在第一电极ELa与第二电极ELb之间施加电压来形成发光部分ED,第一电极ELa和第二电极ELb中的每个形成在基底上,从而形成电场。然后,将包含发光器件nLED的混合液滴到第一电极ELa和第二电极ELb上,并且通过电场在第一电极ELa和第二电极ELb上使发光器件nLED取向。如

[0066] 图3中所示,一些发光器件nLED可以在第一电极ELa与第二电极ELb之间沿正向连接,其他发光器件nLED可以在第一电极ELa与第二电极ELb之间沿反向连接。当以这种方式形成发光部分ED时,可能无法精确地控制包括在每个像素PX中的发光器件nLED的数量。此外,在每个像素PX中,第二发光器件nLED\_R的数量与第一发光器件nLED\_F的数量的比率可以不是恒定的。也就是说,对于每个像素PX,沿反向连接的第二发光器件nLED\_R与全部发光器件nLED的比率可以不同。

[0067] 当像素PX被设计为使得驱动电流仅从第一电极ELa流到第二电极ELb时,第二发光器件nLED\_R可以不发光。如果第一发光器件nLED\_F与全部发光器件nLED的比率变化,则被设计为以相同的灰度级以相同的亮度发光的像素PX可以发射具有不同亮度的光。

[0068] 第一电极ELa和第二电极ELb可以以规则的间隔隔开。图3示出了第一电极ELa和第二电极ELb交替设置的结构,第一电极ELa的部分(例如,分支或突起)在其顶部彼此连接,第二电极ELb的部分(例如,分支或突起)在其底部彼此连接,但是图3中所示的结构仅是一个示例。第一电极ELa和第二电极ELb可以彼此平行设置,或者可以以规则的间隔以螺旋形状设置。第一电极ELa和第二电极ELb的设置不限制本公开的范围。

[0069] 图4A至图4D是根据各种实施例的发光器件nLED的视图。

[0070] 参照图4A,根据实施例的发光器件nLED可以包括第一电极层410、第二电极层420、第一半导体层430、第二半导体层440和位于第一半导体层430与第二半导体层440之间的活性层450。根据实施例,第一电极层410、第一半导体层430、活性层450、第二半导体层440和第二电极层420可以沿发光器件nLED的长度方向顺序地堆叠。发光器件nLED的长度可以为约1 $\mu$ m长至约10 $\mu$ m,发光器件nLED的直径可以为约0.5 $\mu$ m至约500 $\mu$ m;然而,注意的是,本公开不限于此示例性实施例,在不脱离本公开的范围的情况下,发光器件nLED的长度、直径和形状可以变化。

[0071] 第一电极层410和第二电极层420可以是欧姆接触电极。然而,第一电极层410和第二电极层420不限于此,并且可以是其他类型的接触电极,诸如,肖特基(Schottky)接触电极。第一电极层410和第二电极层420可以包括一种或更多种金属,诸如,铝、钛、铟、金和银。包括在第一电极层410和第二电极层420中的材料可以彼此相同或不同。

[0072] 第一半导体层430可以包括例如n型半导体层,第二半导体层440可以包括例如p型半导体层。第一半导体层430可以包括但不限于诸如GaN、AlN、AlGaIn、InGaIn、InN、InAlGaIn和

AlInN的半导体材料。第一半导体层430可以掺杂有诸如Si、Ge和Sn的n型掺杂剂。第二半导体层440可以掺杂有诸如Mg、Zn、Ca、Sr和Ba的p型掺杂剂。然而,本公开不限于此,第一半导体层430可以包括p型半导体层,第二半导体层440可以包括n型半导体层。

[0073] 活性层450可以设置在第一半导体层430与第二半导体层440之间,并且可以具有例如单量子阱结构或多量子阱结构。活性层450对应于电子和空穴复合的区域。当电子和空穴复合时,活性层450可以转变到较低能级并产生具有与其对应的波长的光。可以根据发光器件nLED的类型而不同地定位活性层450。注意的是,发光器件nLED不限于上述实施例。例如,发光器件nLED还可以包括位于第一半导体层430上方和第二半导体层440下方的单独的荧光层、活性层、半导体层和/或电极层。从活性层450产生的光可以发射到发光器件nLED的外表面和/或两个侧表面。

[0074] 发光器件nLED还可以包括覆盖其外表面的绝缘层470。在实施例中,绝缘层470可以覆盖活性层450并且防止活性层450接触第一电极ELa或第二电极ELb。绝缘层470还可以通过保护包括活性层450的外表面的发光器件nLED的外表面来防止发射效率的降低。

[0075] 图4B示出了与图4A中所示的发光器件nLED不同的发光器件nLED,不同之处在于:绝缘层470覆盖发光器件nLED的整个外表面,但是其他构造与图4A中的构造基本相同。

[0076] 图4C示出了与图4A的发光器件nLED相比省略了第二电极层420的发光器件nLED。然而,这仅是示例,可以在图4A的发光器件nLED中省略第一电极层410和第二电极层420中的任何一个(即,第二电极层420)。

[0077] 在图4C的发光器件nLED中,绝缘层470覆盖第一电极层410的外表面的一部分和第二半导体层440的外表面的一部分。根据另一实施例,绝缘层470可以覆盖第二半导体层440的整个外表面。

[0078] 图4D示出了与图4A的发光器件nLED相比省略了第一电极层410和第二电极层420二者的发光器件nLED。如图4D中所示,绝缘层470覆盖第一半导体层430、活性层450和第二半导体层440的整个外表面,但是本公开不限于此。绝缘层470可以覆盖第一半导体层430和第二半导体层440的外表面的至少一部分并且暴露其外表面的一部分。

[0079] 图5A是根据实施例的发光电路ECa的电路图,图5B是图5A的发光电路ECa的驱动时序图。

[0080] 参照图5A,发光电路ECa可以连接在节点N与第二电源线PL2之间,并且还可以连接到控制线CL以接收控制信号EM。此外,发光电路ECa可以通过第一电极ELa和第二电极ELb连接到发光部分ED。如上所述,发光部分ED可以包括在第一电极ELa与第二电极ELb之间沿正向连接的一个或更多个第一发光器件nLED\_F以及在第一电极ELa与第二电极ELb之间沿反向连接的一个或更多个第二发光器件nLED\_R。在图5A中,第一发光器件nLED\_F统一表示为第一发光器件FED,第二发光器件nLED\_R统一表示为第二发光器件RED。

[0081] 发光电路ECa可以包括连接在节点N与第一电极ELa之间的第一晶体管M1、连接在节点N与第二电极ELb之间的第二晶体管M2、连接在第一电极ELa与第二电源线PL2之间的第三晶体管M3以及连接在第二电极ELb与第二电源线PL2之间的第四晶体管M4。第一晶体管M1至第四晶体管M4的全部栅电极可以连接到控制线CL,因此,第一晶体管M1至第四晶体管M4可以全部由控制信号EM控制。

[0082] 第一晶体管M1和第四晶体管M4的导电类型可以与第二晶体管M2和第三晶体管M3

的导电类型相反。根据实施例,如图5A中所示,第一晶体管M1和第四晶体管M4的导电类型可以是n型,第二晶体管M2和第三晶体管M3的导电类型可以是p型。根据另一示例,第一晶体管M1和第四晶体管M4的导电类型可以是p型,第二晶体管M2和第三晶体管M3的导电类型可以是n型。

[0083] 参照图5B,第一发射时间段E1可以是在第一发光器件FED发光期间的时段,第二发射时间段E2可以是在第二发光器件RED发光期间的时段。在图5A中所示的发光电路ECa的情况下,控制信号EM可以在第一发射时间段E1期间具有高电平VGH,并且在第二发射时间段E2期间具有低电平VGL。根据另一示例,当第一晶体管M1至第四晶体管M4的导电类型与图5A中所示的相反时,控制信号EM可以在第一发射时间段E1期间具有低电平VGL,并且在第二发射时间段E2期间具有高电平VGH。

[0084] 在第一发射时间段E1期间,第一晶体管M1和第四晶体管M4通过具有高电平VGH的控制信号EM导通,并且第二晶体管M2和第三晶体管M3通过具有高电平的VGH的控制信号EM截止。在这种情况下,由图2的像素电路PC通过节点N输出的驱动电流(即,图2中的驱动电流 $I_d$ )流过第一发光器件FED。在第二发射时间段E2期间,第二晶体管M2和第三晶体管M3通过具有低电平VGL的控制信号EM导通,并且第一晶体管M1和第四晶体管M4通过具有低电平VGL的控制信号EM截止。在这种情况下,由图2的像素电路PC通过节点N输出的驱动电流(即,图2中的驱动电流 $I_d$ )流过第二发光器件RED。

[0085] 在第一发射时间段E1期间,图1的控制驱动器140可以将具有第一逻辑电平(即,高电平VGH)的控制信号EM输出到控制线CL,以使第一晶体管M1和第四晶体管M4导通并且使第二晶体管M2和第三晶体管M3截止,使得驱动电流(即,图2中的驱动电流 $I_d$ )流过第一发光器件FED。在第二发射时间段E2期间,图1的控制驱动器140可以将具有第二逻辑电平(即,低电平VGL)的控制信号EM输出到控制线CL,以使第二晶体管M2和第三晶体管M3导通并且使第一晶体管M1和第四晶体管M4截止,使得驱动电流(即,图2中的驱动电流 $I_d$ )流过第二发光器件RED。

[0086] 多个第一发射时间段E1和多个第二发射时间段E2可以交替地出现在由“1帧”表示的一个帧周期内。在图5B的时序图中,两个第一发射时间段E1和两个第二发射时间段E2可以交替地出现在一个帧周期“1帧”内。然而,这种情况仅是示例,在不脱离本公开的范围的情况下,三个或更多个第一发射时间段E1以及三个或更多个第二发射时间段E2可以交替地出现在一个帧周期“1帧”内。为此,图1的控制驱动器140可以在一个帧周期“1帧”内多次交替地输出具有第一逻辑电平(例如,高电平VGH)的控制信号EM和具有第二逻辑电平(例如,低电平VGL)的控制信号EM。在这种情况下,在图1中的显示单元110中可以减少闪烁现象。

[0087] 根据一个实施例,第一发射时间段E1的时间长度和第二发射时间段E2的时间长度可以相同。第一发射时间段E1的时间长度和第二发射时间段E2的时间长度可以是一个帧周期“1帧”的 $1/(2k)$ (其中, $k$ 是2或更大的自然数)。然而,注意的是,第一发射时间段E1的时间长度和第二发射时间段E2的时间长度可以根据各种参数(例如,第二发光器件的数量与第一发光器件的数量的比率,或反之亦然)而变化。

[0088] 图6A是根据另一实施例的发光电路ECb的电路图,图6B是图6A的发光电路ECb的驱动时序图。

[0089] 参照图6A,根据另一实施例的发光电路ECb可以连接在节点N与第二电源线PL2之

间,并且还可以通过第一电极ELa和第二电极ELb连接到发光部分ED。此外,发光电路ECb可以连接到第一控制线CL1以接收第一控制信号EM1,并且可以连接到第二控制线CL2以接收第二控制信号EM2。

[0090] 发光电路ECb可以包括连接在节点N与第一电极ELa之间的第一晶体管M1、连接在节点N与第二电极ELb之间的第二晶体管M2、连接在第一电极ELa与第二电源线PL2之间的第三晶体管M3以及连接在第二电极ELb与第二电源线PL2之间的第四晶体管M4。第一晶体管M1和第四晶体管M4的导电类型可以相同。在图6中,第一晶体管M1和第四晶体管M4的导电类型是n型。然而,这种情况仅是示例,第一晶体管M1和第四晶体管M4的导电类型可以是p型。

[0091] 第一晶体管M1和第四晶体管M4的栅电极可以共同连接到第一控制线CL1,并且第一晶体管M1和第四晶体管M4可以由第一控制信号EM1控制。第二晶体管M2和第三晶体管M3的栅电极可以共同连接到第二控制线CL2,并且第二晶体管M2和第三晶体管M3可以由第二控制信号EM2控制。

[0092] 参照图6B,第一发射时间段E1可以是在图6A中的第一发光器件FED发光期间的时段,第二发射时间段E2可以是在图6A中的第二发光器件RED发光期间的时段。在图6A中所示的发光电路ECb的情况下,第一控制信号EM1可以在第一发射时间段E1期间具有高电平VGH并且在剩余时间段期间具有低电平VGL。第二控制信号EM2可以在第二发射时间段E2期间具有高电平VGH并且在剩余时间段期间具有低电平VGL。

[0093] 在第一发射时间段E1期间,第一晶体管M1和第四晶体管M4通过具有高电平VGH的第一控制信号EM1导通,第二晶体管M2和第三晶体管M3通过具有低电平VGL的第二控制信号EM2截止。在这种情况下,由图2的像素电路PC通过节点N输出的驱动电流(即,图2中的驱动电流Id)流过第一发光器件FED。在第二发射时间段E2期间,第一晶体管M1和第四晶体管M4通过具有低电平VGL的第一控制信号EM1截止,并且第二晶体管M2和第三晶体管M3通过具有高电平的VGH的第二控制信号EM2导通。在这种情况下,由像素电路PC通过节点N输出的驱动电流(即,图2中的驱动电流Id)流过第二发光器件RED。

[0094] 在第一发射时间段E1期间,图1的控制驱动器140可以将具有导通电平(例如,高电平VGH)的第一控制信号EM1输出到第一控制线CL1,以使第一晶体管M1和第四晶体管M4导通,并且将具有截止电平(例如,低电平VGL)的第二控制信号EM2输出到第二控制线CL2以使第二晶体管M2和第三晶体管M3截止,使得驱动电流(即,图2中的驱动电流Id)流过第一发光器件FED。在第二发射时间段E2期间,图1的控制驱动器140可以将具有截止电平(例如,低电平VGL)的第一控制信号EM1输出到第一控制线CL1,以使第一晶体管M1和第四晶体管M4截止,并且将具有导通电平(例如,高电平VGH)的第二控制信号EM2输出到第二控制线CL2以使第二晶体管M2和第三晶体管M3导通,使得驱动电流(即,图2中的驱动电流Id)流过第二发光器件RED。

[0095] 第一控制线CL1可以连接到显示单元110中的全部像素PX。第二控制线CL2也可以连接到显示单元110中的全部像素PX。

[0096] 图1的控制驱动器140可以在图1的时序控制器150下,控制作为第一控制信号EM1的导通电平的比率的第一占空比以及作为第二控制信号EM2的导通电平的比率的第二占空比。第一控制信号EM1的第一占空比和第二控制信号EM2的第二占空比可以彼此相等。第一占空比和第二占空比可以是50%或更小。当第一占空比和第二占空比减小时,显示单元110

的像素PX的整体亮度降低。时序控制器150可以通过控制驱动器140控制第一控制信号EM1的第一占空比和第二控制信号EM2的第二占空比来调节显示单元110的整体亮度。

[0097] 图7A是根据实施例的像素电路PCa的电路图。

[0098] 参照图7A,像素电路PCa可以连接在第一电源线PL1与节点N之间,并且还可以连接到数据线DL和扫描线SL以接收数据电压DATA和扫描信号SCAN。像素电路PCa可以与扫描信号SCAN同步地接收数据电压DATA,并且可以基于数据电压DATA从自第一电源线PL1供应的第一驱动电压ELVDD生成驱动电流Id,并将驱动电流Id输出到节点N。

[0099] 如图7A中所示,像素电路PCa可以包括连接在第一电源线PL1与节点N之间并且根据数据电压DATA生成驱动电流Id的驱动晶体管Tdr。像素电路PCa可以包括连接在数据线DL与驱动晶体管Tdr的栅电极之间并且由扫描信号SCAN控制的开关晶体管Tsw。像素电路PCa可以包括连接到驱动晶体管Tdr的栅电极并且存储数据电压DATA达一个帧周期的存储电容器Cst。存储电容器Cst可以连接在驱动晶体管Tdr的栅电极与第一电源线PL1之间。

[0100] 如图7A中所示,驱动晶体管Tdr和开关晶体管Tsw可以是p型MOSFET。

[0101] 图7B是根据另一实施例的像素电路PCb的电路图。

[0102] 除了驱动晶体管Tdr和开关晶体管Tsw的导电类型之外,图7B中所示的像素电路PCb可以与图7A中所示的像素电路PCa基本相同。如图7B中所示,像素电路PCb的驱动晶体管Tdr和开关晶体管Tsw可以是n型MOSFET。

[0103] 图7C是根据又一实施例的像素电路PCc的电路图。

[0104] 参照图7C,像素电路PCc可以连接在第一电源线PL1与节点N之间,并且还可以连接到数据线DL以接收数据电压DATA。像素电路PCc可以通过第一扫描线SL1接收第一扫描信号SCAN1,并且通过第二扫描线SL2接收第二扫描信号SCAN2。像素电路PCc可以连接到用于承载参考电压Vref的第三电源线PL3。像素电路PCc可以与第一扫描信号SCAN1同步地接收数据电压DATA,并且可以基于数据电压DATA从自第一电源线PL1供应的第一驱动电压ELVDD生成驱动电流Id,并将驱动电流Id输出到节点N。

[0105] 如图7C中所示,像素电路PCc可以包括连接在第一电源线PL1与节点N之间并且根据数据电压DATA生成驱动电流Id的驱动晶体管Tdr。像素电路PCc可以包括连接在数据线DL与驱动晶体管Tdr的栅电极之间并且由第一扫描信号SCAN1控制的第一开关晶体管Tsw1。像素电路PCc可以包括连接在驱动晶体管Tdr的栅电极与节点N之间并且存储数据电压DATA达一个帧周期的存储电容器Cst。像素电路PCc可以包括连接在承载参考电压Vref的第三电源线PL3与节点N之间的第二开关晶体管Tsw2。第二开关晶体管Tsw2可以由第二扫描信号SCAN2控制。

[0106] 根据各种实施例,像素PX可以包括图5A中所示的发光电路ECa和图6A中所示的发光电路ECb中的一个,并且可以包括图7A至图7C中所示的像素电路PCa、PCb和PCc中的一个。

[0107] 图8A是根据实施例的像素PX的电路图,图8B是图8A的像素PX的时序图。

[0108] 参照图8A,像素PX包括图7A中所示的像素电路PCa、图5A中所示的发光电路ECa以及发光部分ED。

[0109] 参照图8B,当扫描信号SCAN具有导通电平(例如,低电平VGL)时,通过像素电路PCa接收数据电压DATA。像素电路PCa的存储电容器Cst可以存储数据电压DATA达一个帧周期“1帧”。像素电路PCa可以根据接收的数据电压DATA生成驱动电流Id,并将生成的驱动电流Id

输出到节点N。

[0110] 控制信号EM可以在第一发射时间段E1期间具有第一逻辑电平(例如,高电平VGH),并且在第二发射时间段E2期间具有第二逻辑电平(例如,低电平VGL)。在第一发射时间段E1期间,当驱动电流 $I_d$ 流过第一晶体管M1、第一发光器件FED和第四晶体管M4时,第一发光器件FED可以发光。在第二发射时间段E2期间,当驱动电流 $I_d$ 流过第二晶体管M2、第二发光器件RED和第三晶体管M3时,第二发光器件RED可以发光。

[0111] 图9示出了图示根据各种实施例的具有不同的取向度的像素的感知亮度的曲线图。

[0112] 取向度表示沿正向连接的第一发光器件与包括在像素PX中的全部发光器件的比率。当取向度为100%时,表示像素PX中的全部发光器件沿正向连接在第一电极ELa与第二电极ELb之间。当取向度为80%时,表示像素PX中的80%的发光器件沿正向连接在第一电极ELa与第二电极ELb之间,并且剩余的20%的发光器件沿反向连接在第一电极ELa与第二电极ELb之间。

[0113] 沿正向连接的第一发光器件(即,图3中的第一发光器件nLED\_F)在第一发射时间段E1内发光,并且沿反向连接的第二发光器件(即,图3中的第二发光器件nLED\_R)在第二发射时间段E2内发光。

[0114] 当取向度为100%时,因为全部发光器件在第一发射时间段E1内发光,所以在第一发射时间段E1内的相对亮度(在0至100范围中)为100,并且因为在第二发射时间段E2内没有一个发光器件发光,所以在第二发射时间段E2内的相对亮度为0。当第一发射时间段E1的长度和第二发射时间段E2的长度彼此相等时,观看者感知的感知亮度(在0至100的范围中)为50。

[0115] 当取向度为80%时,因为80%的发光器件在第一发射时间段E1内发光,所以在第一发射时间段E1内的相对亮度为80,并且因为20%的发光器件在第二发射时间段E2内发光,所以在第二发射时间段E2内的相对亮度为20。因此,观看者感知的感知亮度是50。

[0116] 当取向度为60%时,因为60%的发光器件在第一发射时间段E1内发光,所以在第一发射时间段E1内的相对亮度为60,并且因为40%的发光器件在第二发射时间段E2内发光,所以在第二发射时间段E2内的相对亮度为40。在这种情况下,感知亮度为50。

[0117] 当取向度为40%时,因为40%的发光器件在第一发射时间段E1内发光,所以在第一发射时间段E1内的相对亮度为40,并且因为60%的发光器件在第二发射时间段E2内发光,所以在第二发射时间段E2内的相对亮度为60。在这种情况下,感知亮度为50。

[0118] 当取向度为20%时,因为20%的发光器件在第一发射时间段E1内发光,所以在第一发射时间段E1内的相对亮度为20,并且因为80%的发光器件在第二发射时间段E2内发光,所以在第二发射时间段内的相对亮度E2为80。在这种情况下,感知亮度为50。

[0119] 因此,根据各种实施例,不仅在第一电极ELa与第二电极ELb之间沿正向连接的发光器件发光,并且在第一电极ELa与第二电极ELb之间沿反向连接的发光器件也发光,因此,观察者感知的感知亮度可以保持恒定,从而可以提高显示装置的亮度均匀性。

[0120] 根据各种实施例,在其中一些微LED沿反向设置在一对电极之间的显示装置中,沿反向设置的微LED也发光,因此,可以提高感知亮度的均匀性。

[0121] 应理解的是,在此描述的实施例应仅以描述性意义来被考虑,而不是为了限制的

目的。每个实施例中的特征或方面的描述应通常被认为可适用于其他实施例中的其他类似特征或方面。

[0122] 虽然已经参照图描述了一个或更多个实施例,但是本领域普通技术人员将理解的是,在不脱离由权利要求所限定的本公开的精神和范围的情况下,可以在其中在形式和细节上进行各种改变。

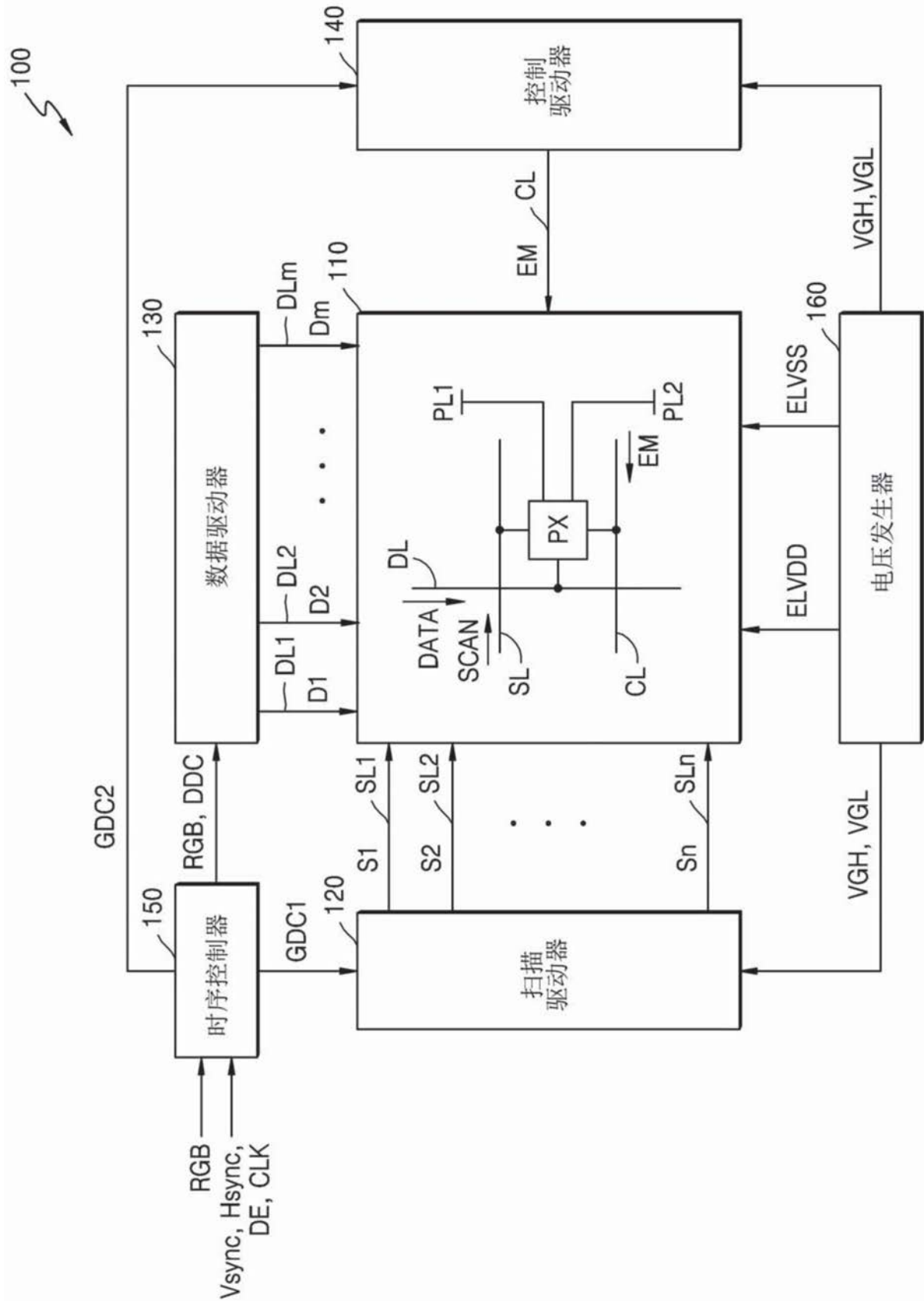


图1

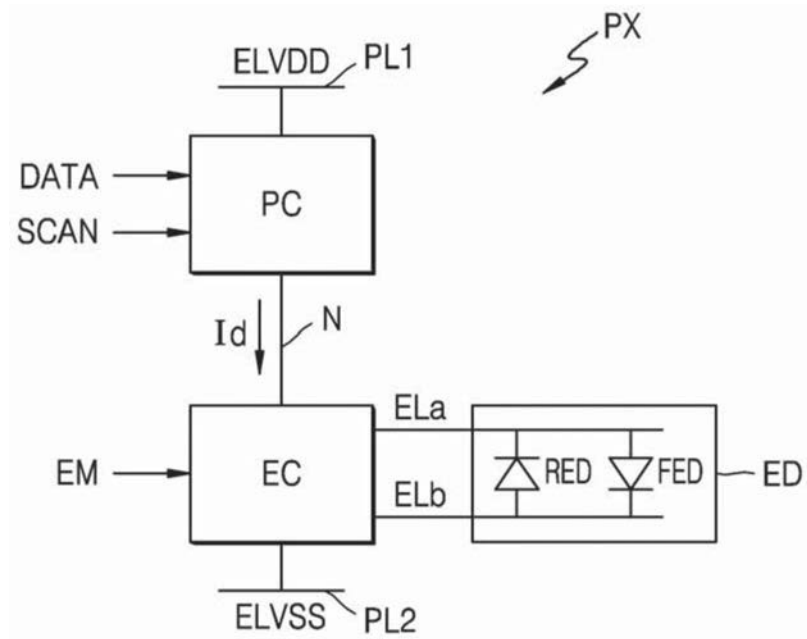


图2

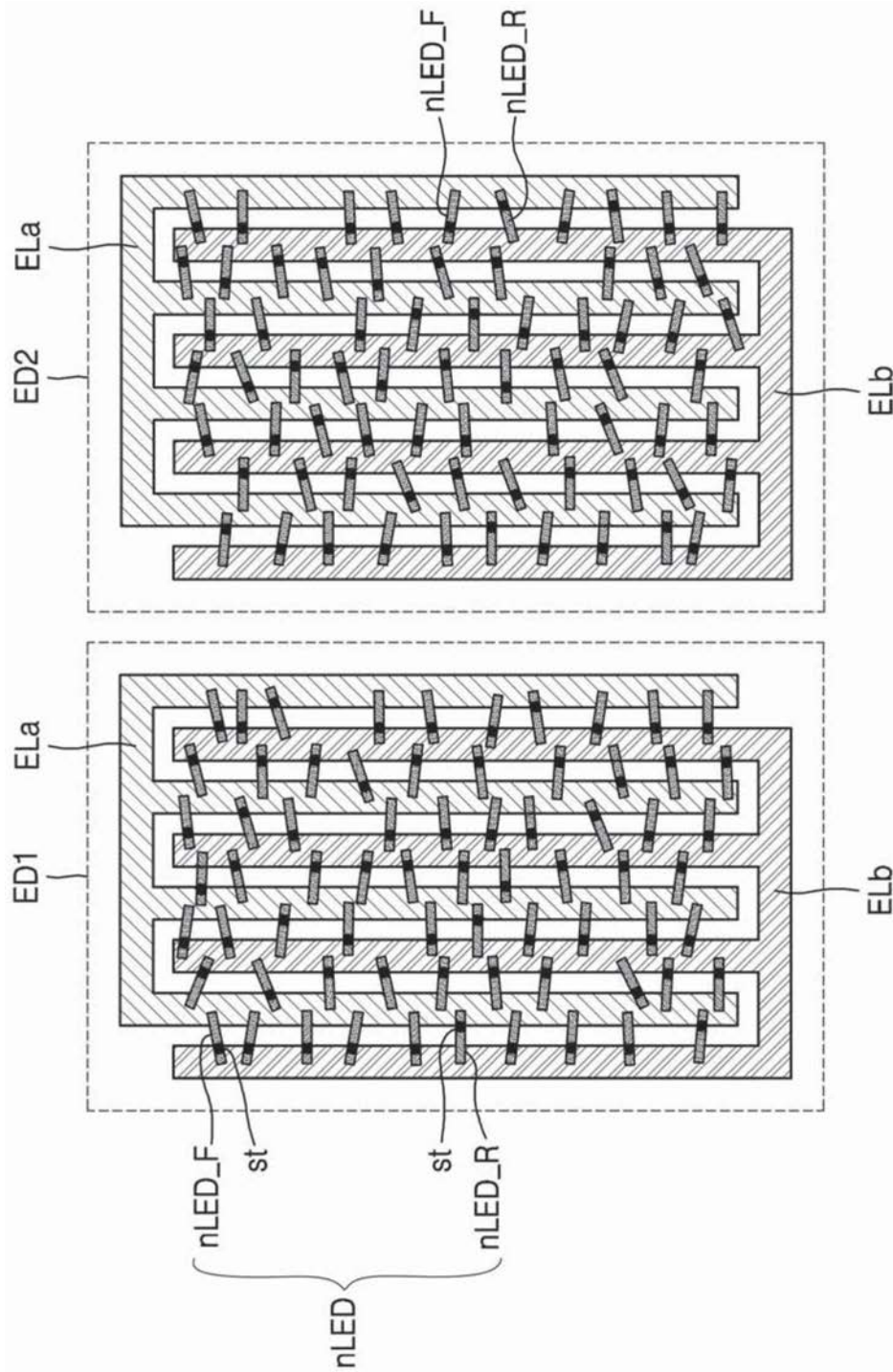


图3

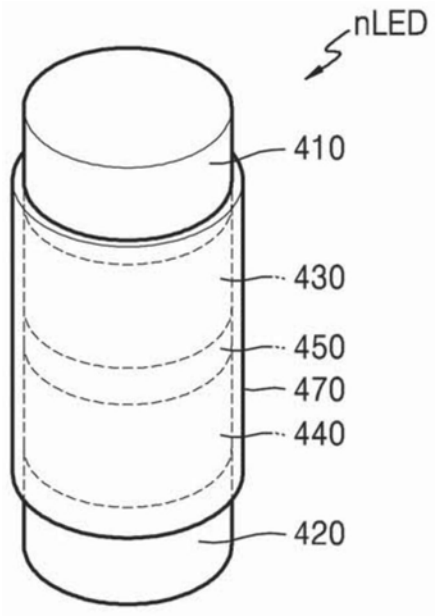


图4A

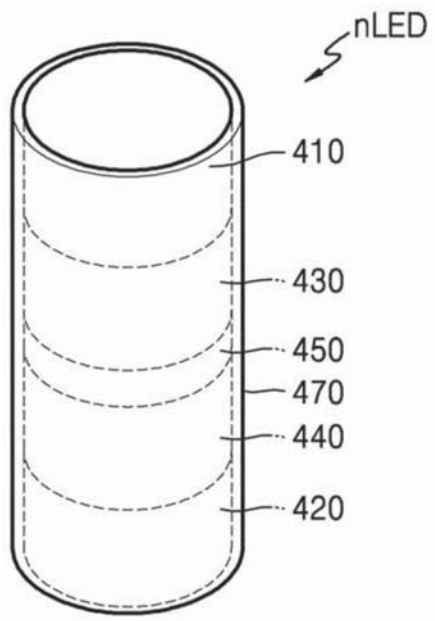


图4B

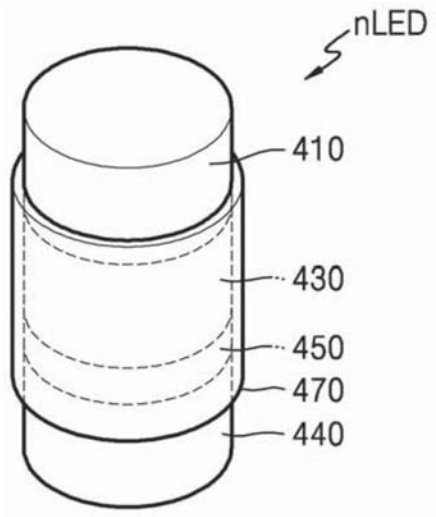


图4C

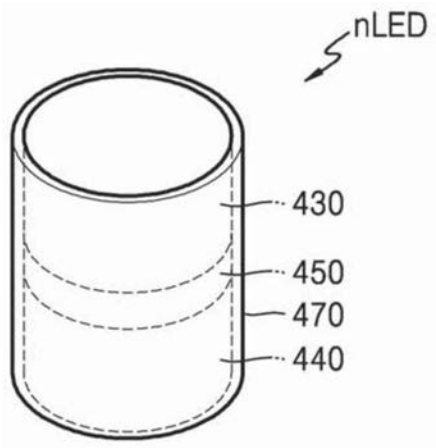


图4D

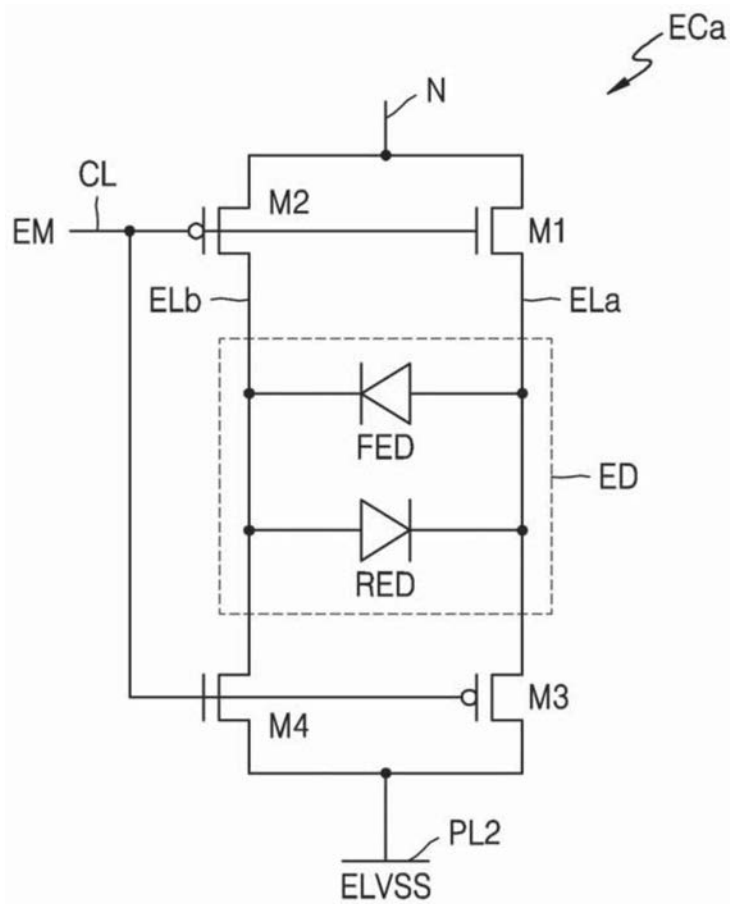


图5A

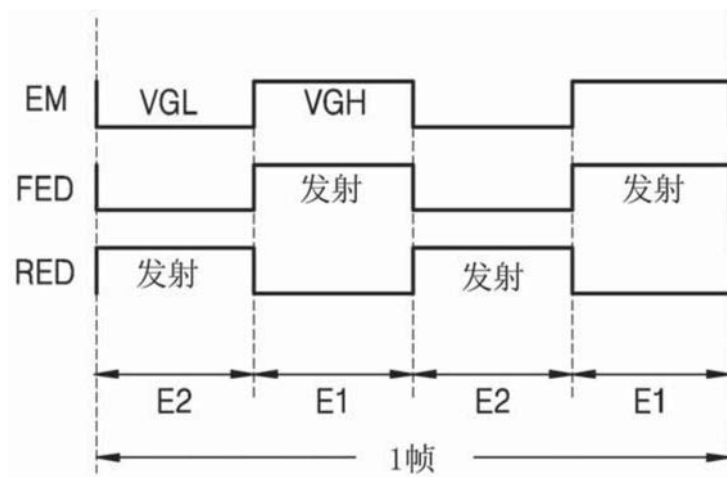


图5B

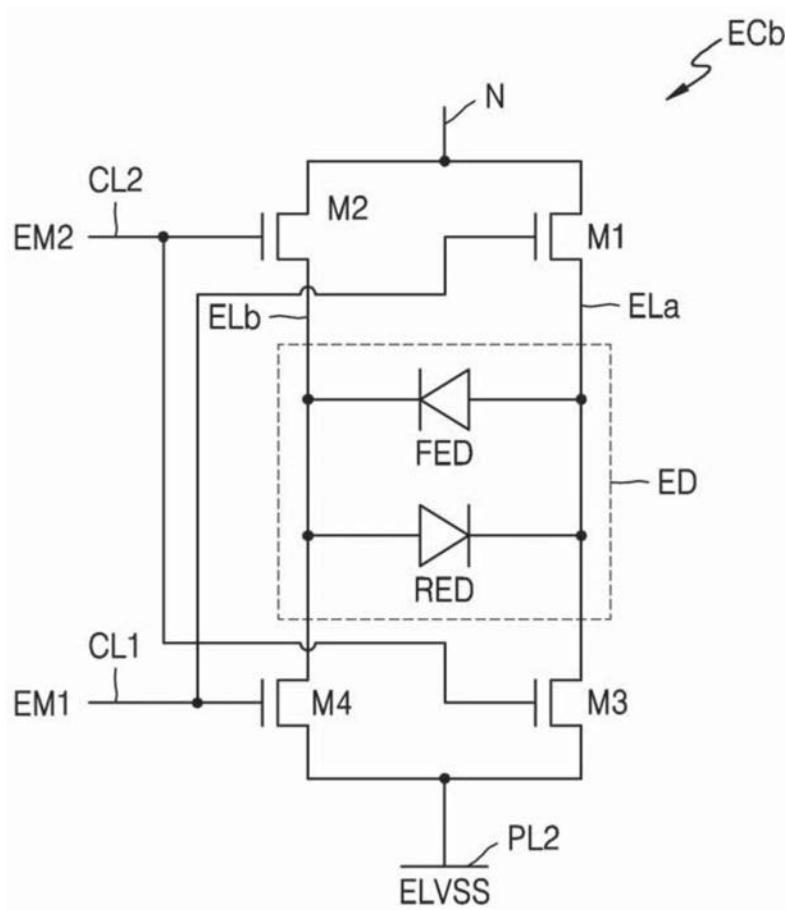


图6A

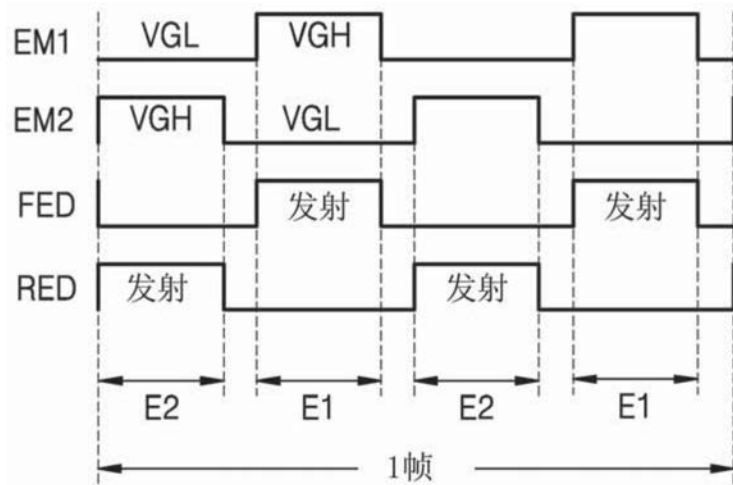


图6B

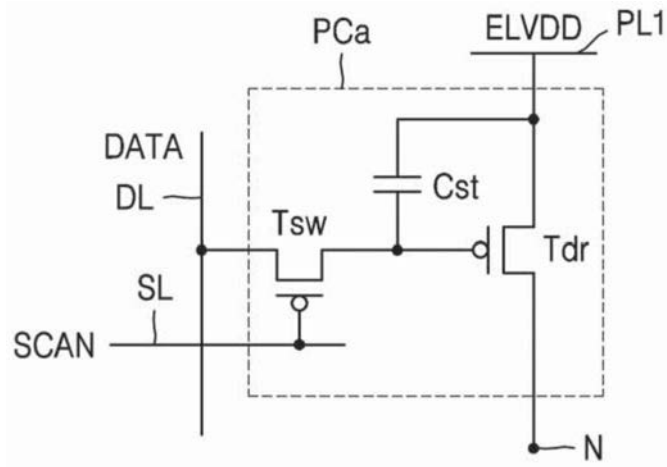


图7A

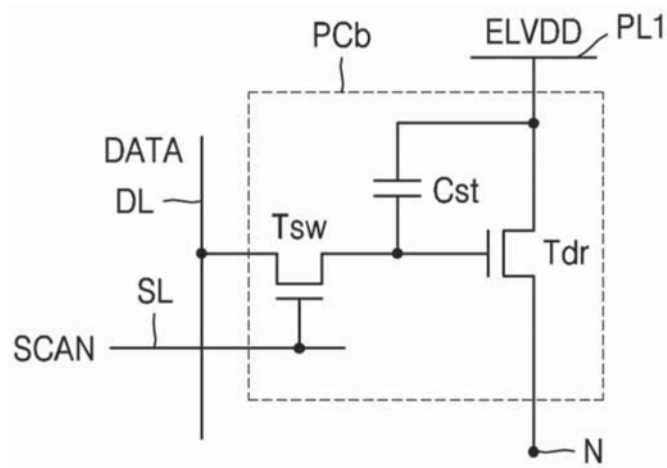


图7B

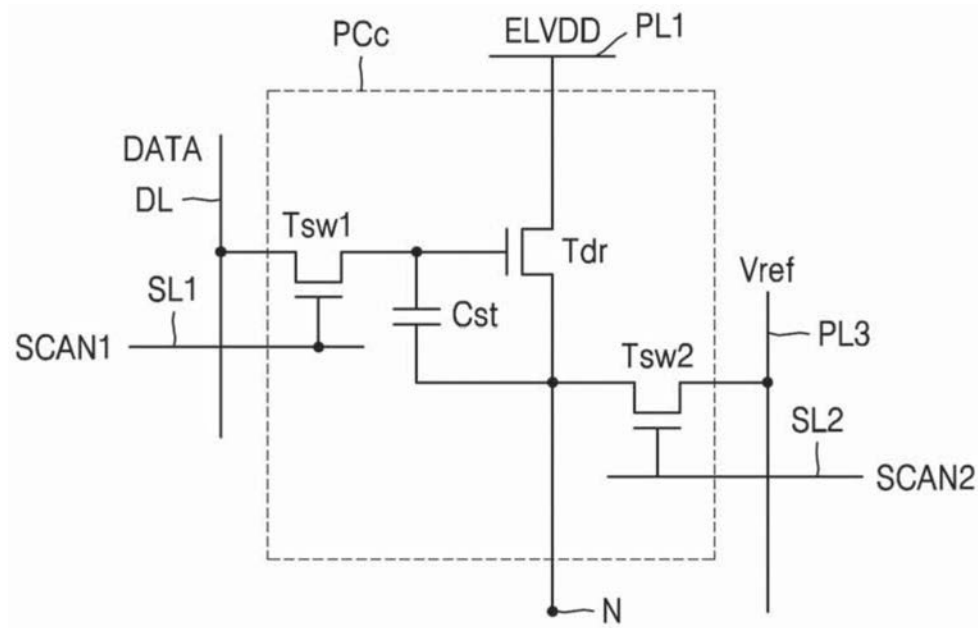


图7C

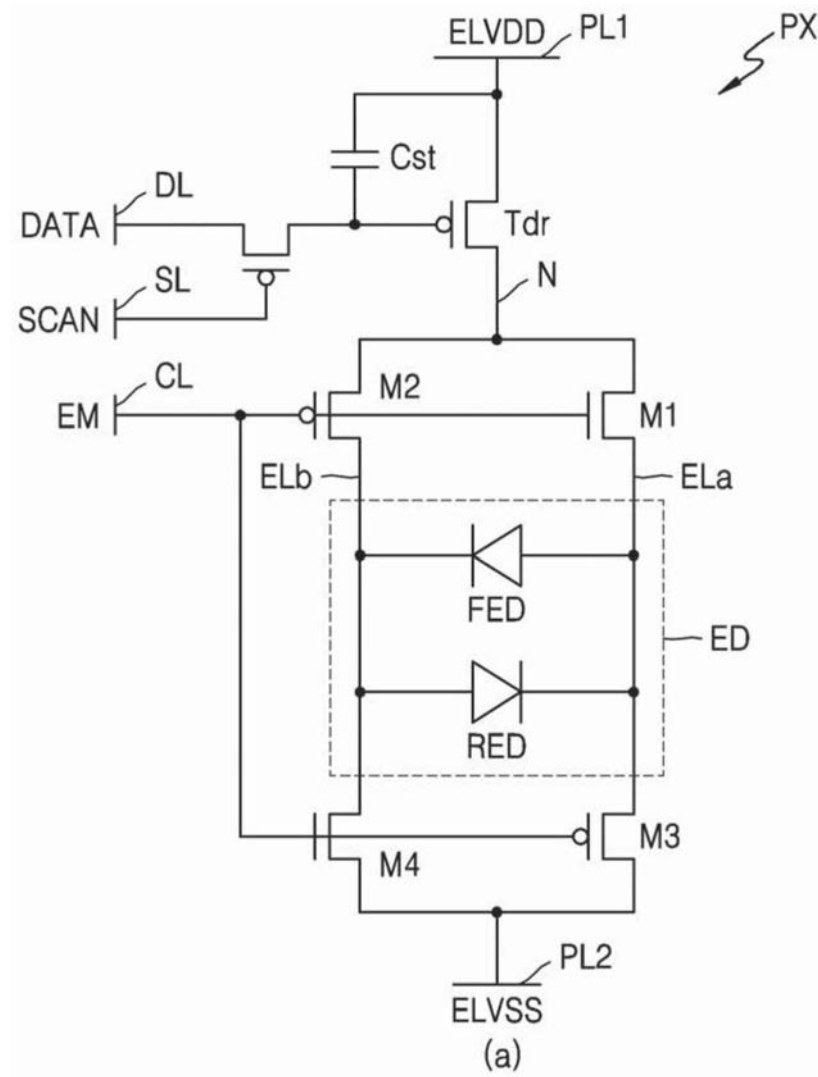


图8A

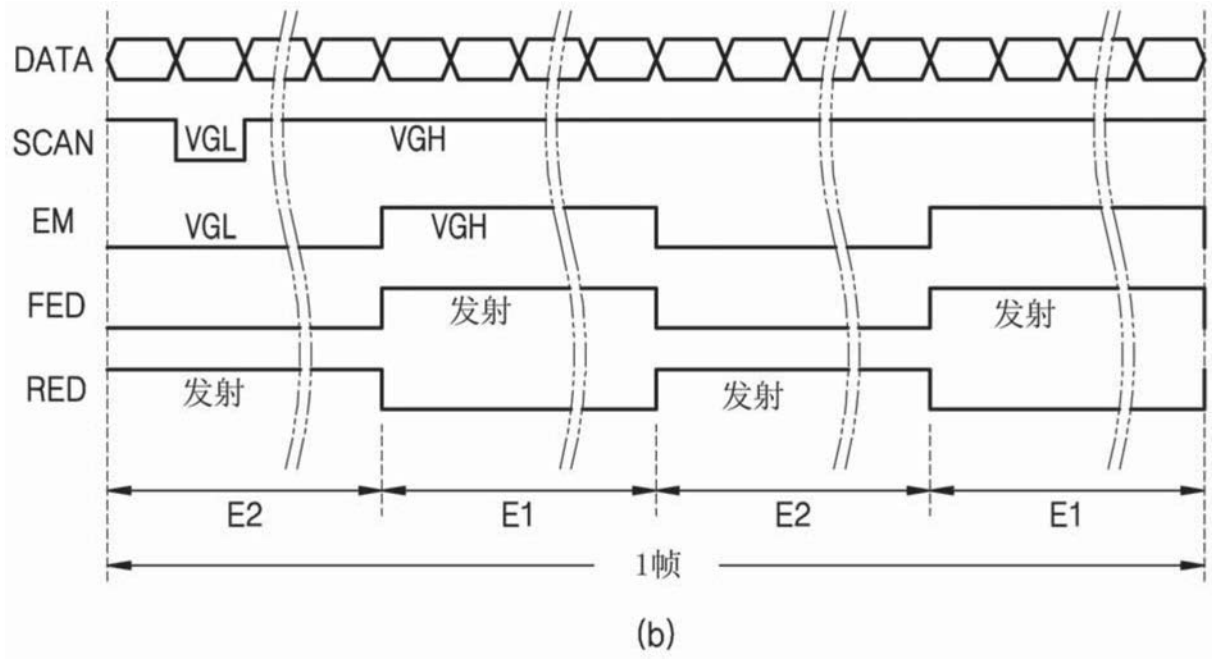


图8B

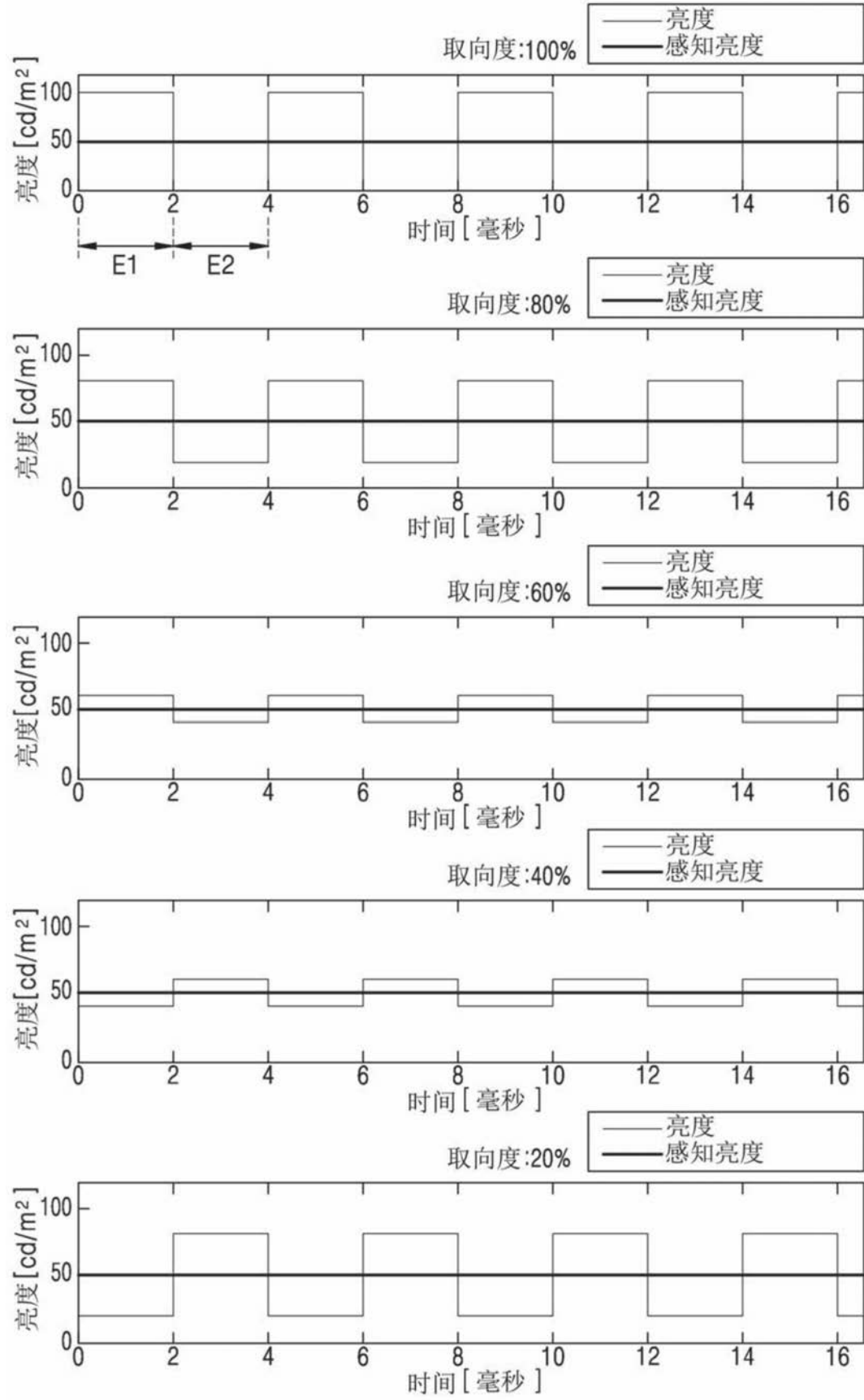


图9

|                |                                                                                                                       |         |            |
|----------------|-----------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 像素和显示装置                                                                                                               |         |            |
| 公开(公告)号        | <a href="#">CN111028766A</a>                                                                                          | 公开(公告)日 | 2020-04-17 |
| 申请号            | CN201910795374.X                                                                                                      | 申请日     | 2019-08-27 |
| [标]申请(专利权)人(译) | 三星显示有限公司                                                                                                              |         |            |
| 申请(专利权)人(译)    | 三星显示有限公司                                                                                                              |         |            |
| 当前申请(专利权)人(译)  | 三星显示有限公司                                                                                                              |         |            |
| [标]发明人         | 林裁瑾<br>金正奎                                                                                                            |         |            |
| 发明人            | 林裁瑾<br>金正奎                                                                                                            |         |            |
| IPC分类号         | G09G3/32                                                                                                              |         |            |
| CPC分类号         | G09G3/32 G09G3/3233 G09G2300/0804 G09G2300/0819 G09G2300/0823 G09G2300/0842 G09G2320/0233 G09G2320/0626 G09G2300/0809 |         |            |
| 代理人(译)         | 田野<br>韩芳                                                                                                              |         |            |
| 优先权            | 1020180119300 2018-10-05 KR                                                                                           |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a>                                                                        |         |            |

#### 摘要(译)

公开了像素和显示装置。所述显示装置的所述像素中的每个像素包括：发光部分，包括在第一电极与第二电极之间沿正向连接的第一发光器件以及在第一电极与所述第二电极之间沿反向连接的第二发光器件；像素电路，被配置为：与扫描信号同步地接收数据电压，基于数据电压生成驱动电流，并将驱动电流输出到第一节点；以及发光电路，被配置为：由控制信号控制，在第一发射时间段期间将驱动电流提供给第一发光器件，并且在第二发射时间段期间将驱动电流提供给第二发光器件。

